

Einladung zum 186. Institutskolloquium

Thema: **Context-aware IC Design: Layouterzeugung unter Berücksichtigung benachbarter Strukturen**

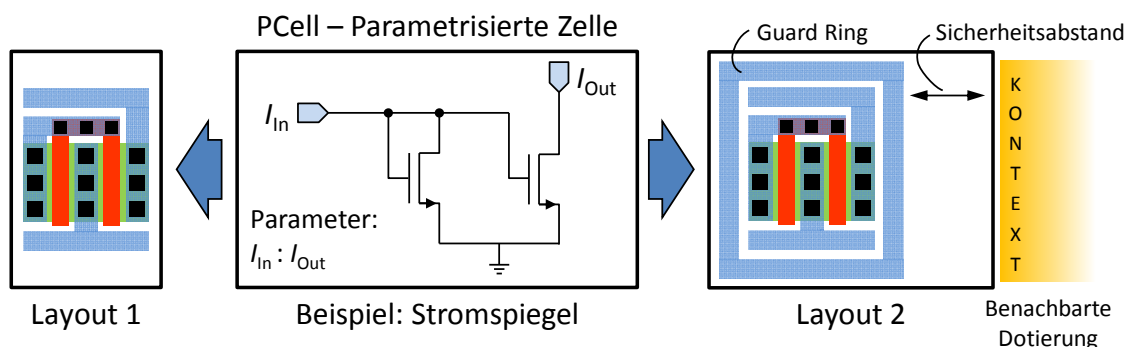
Vortragender: **Dipl.-Ing. Göran Jerke, Robert Bosch GmbH, Reutlingen**

Leitung: **Prof. Dr.-Ing. habil. Jens Lienig**

Zeit / Ort: **26. Februar 2016, 14 Uhr im Barkhausenbau II/26**

Die hohe Komplexität moderner integrierter Anlogschaltungen lässt sich nur durch die Verwendung von parametrisierten Zellen (PCells) beherrschen. Für grundlegende Zellen, wie Transistoren, Kondensatoren oder Widerstände, generieren sie abhängig von den Bauteilparametern automatisch die korrekten, komplexen Layoutstrukturen. Aktuelle Arbeiten erstreben PCells auch für umfangreichere Schaltungen, z.B. Stromspiegel und Operationsverstärker.

Die Umgebung (der Kontext) dieser Strukturen, also benachbarte Layoutelemente, wie z.B. andere Halbleiterbauelemente, Verdrahtungsstrukturen und diffundierte Strukturen, beeinflussen wesentliche Eigenschaften der Bauelemente. Diese Wirkung spielt eine zunehmend wichtige Rolle beim Layoutentwurf moderner Analog-, Smart-Power- und Advanced-CMOS-Schaltkreise. Ursachen sind zum einen die fortschreitende Technologieskalierung und zum anderen funktionale Gründe, wie z.B. die sichere Einhaltung von elektrischen und thermischen Entwurfsrandbedingungen. Zur Berücksichtigung des Kontextes muss der klassische Top-Down-Entwurfsansatz durch leistungsfähige und vor allem flexible Bottom-Up-Designstrategien ergänzt werden, die direkt an den PCells ansetzen.



Nach einer Einführung in das Themengebiet des Chip-Entwurfs bei der Robert Bosch GmbH gibt der etwa 40-minütige Vortrag einen Überblick über heutige Herausforderungen. Eine davon, der kontext-abhängige Entwurf des Chiplayouts, steht dann im Mittelpunkt, wobei neben der Problemstellung auch Lösungsvorschläge angesprochen werden. Der Vortrag schließt mit Hinweisen für zukünftige Entwurfsstrategien.